

ÁREA: CONTROL

CÁTEDRA: Sistemas de Control (4C8)

TRABAJO PRÁCTICO: Desarrollo de un sistema de sincronismo analógico y digital

Objetivos:

- Presentar a los alumnos una problemática de ejecución individual, relativa al diseño e implementación de un sistema de control clásico a efectos de estimular la búsqueda de información, la modelización, la simulación y la concepción de soluciones originales, afianzando los conceptos teóricos.
- Desarrollar en los alumnos una actitud crítica en el planteamiento de soluciones adecuadas a un problema de control de tipo industrial.
- Ejercitar al alumno en la producción de informes técnicos profesionales, compatibles con los medios informáticos modernos.
- Enfrentar al alumno con la necesidad de desarrollar prototipos de validación experimental.

Condiciones:

El trabajo deberá ser ejecutado durante la cursada, en grupos integrados por tres alumnos. El desarrollo del mismo se hará fuera del horario de clases. Para tal fin se han previsto horarios para el uso de los laboratorios del departamento de electrónica (consultar página www3.fi.mdp.edu.ar/control403).

El trabajo de laboratorio consta de dos proyectos de diseño, las cuales a su vez se dividen en dos instancias de evaluación (ver detalle más adelante). Para la aprobación de cada proyecto se deberá presentar un informe técnico grupal por e-mail a la dirección: (control403@fi.mdp.edu.ar) en formato electrónico (PDF). En dichos informes deberán constar: a)-las consideraciones de diseño, b)-el diseño a nivel sistema y a nivel circuital, c)-simulaciones, d)-resultados experimentales adecuadamente documentados, e)-conclusiones. Los aspectos a evaluar en los informes son: rigurosidad conceptual; validez técnica de los modelos, del desarrollo circuital, de las mediciones y de las conclusiones; y calidad en la confección del informe en términos de presentación y lenguaje.

Cada uno de los proyectos exige el diseño y construcción de un prototipo sobre el cual se efectuarán las mediciones. Para realizar las mediciones, cada grupo acordará con antelación razonable, un horario con los docentes a efectos de que se les pueda facilitar el instrumental y la ayuda necesaria. La cátedra dispone de horarios reservados en el aula de computadoras (consultar página web) destinados a: desarrollo teórico, simulaciones, consultas y desarrollo experimental.

Finalmente, será necesario aprobar en término las distintas etapas de evaluación de los proyectos para tener aprobadas las prácticas de laboratorio.

Desarrollo:

Proyecto 1: Diseño y desarrollo de un lazo de enganche de fase (PLL) analógico.

El presente trabajo involucra el diseño y construcción de un sistema de sincronismo basado en un lazo de enganche de fase (PLL) construido con un CD4046. La figura 1 muestra un diagrama esquemático del sistema

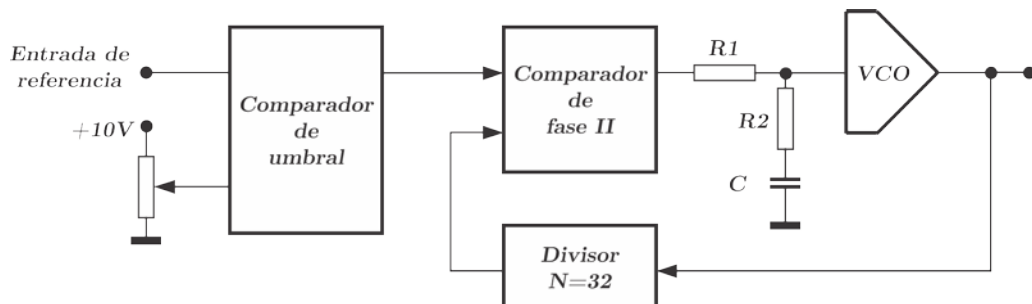


Figura 1: Diagrama esquemático del sistema

El bloque "Comparador de umbral" tiene como finalidad acondicionar la entrada de referencia (señal provista por un generador de funciones) a una señal compatible con los requerimientos del comparador de fase del PLL. El bloque "Comparador de fase" y "VCO", se encuentran integrados en el circuito comercial

CD4046. El resto de los componentes (filtro y divisor) deberán ser incorporados externamente al circuito comercial.

La señal de referencia de entrada será una señal senoidal, la cual será programada para presentar una variación de frecuencia comprendida entre los 47.5Hz y 52.5Hz. Dichas variaciones pueden ser del tipo escalón (salto de una frecuencia a otra) o señal modulada en frecuencia con una frecuencia central de 50Hz y una modulación en frecuencia de ± 2.5 Hz. Además, está previsto que la referencia experimente transitorios de fase del tipo escalón de $\pm 45^\circ$, con el objetivo de evaluar la respuesta del sistema ante estas perturbaciones.

A los efectos de organizar la realización del proyecto, el trabajo se ha subdividido en dos etapas, las cuales se detallan a continuación:

Etapas 1: Diseño

a) Modelado del sistema y ajuste del lazo de control

En esta etapa se busca que los alumnos desarrollen un modelo analítico del sistema, que permita dimensionar los elementos constitutivos del lazo de control de modo de asegurar la estabilidad del mismo en todo el rango de operación. Es necesario que el alumno analice en profundidad la operación de los distintos bloques, en particular de aquellos presentes en el circuito CD4046, con el objeto de confeccionar un modelo lineal de pequeña señal del sistema. Dicho modelo debe estar representado por medio de un diagrama de bloques.

Adicionalmente, se deberán proveer las ecuaciones de diseño y ajuste de las distintas etapas como así también de un análisis de estabilidad del sistema de control. Dicho análisis deberá ser sustentado por medio de un diagrama de Bode, en el cual se identifiquen claramente los parámetros más relevantes.

Las especificaciones requeridas para el diseño del lazo de control son: 1)-Error nulo a la rampa de fase; 2)-Máxima velocidad de respuesta; 3)-Margen de fase adecuado; 4)-Frecuencia central 50Hz.

b) Simulaciones

Con el objeto de validar el diseño del lazo de control, el alumno deberá realizar simulaciones del modelo linealizado del sistema y del modelo no-lineal. En el caso de la simulación no-lineal se busca que el alumno confeccione un bloque emulador del comparador de fase II y del VCO a partir de las características descritas en la hoja de datos del CD4046. Se aconseja realizar las simulaciones con el software Matlab/Simulink.

Las simulaciones realizadas deberán evaluar los siguientes aspectos del sistema en pequeña señal:

- a) Respuesta del sistema ante una entrada del tipo rampa de fase. Verificar el seguimiento de la rampa de fase.
- b) Respuesta del sistema ante una entrada de referencia que presenta un salto en frecuencia del tipo escalón que permita validar el modelo de pequeña señal. Determinar tiempo de establecimiento, sobrepaso, etc.
- c) Respuesta del sistema ante un salto de fase del tipo escalón en la referencia. Evaluar respuesta transitoria indicando las características más relevantes de la misma.
- d) Respuesta del sistema en presencia de una señal de referencia modulada en frecuencia. La referencia deberá tener una frecuencia central de 50Hz y la señal modulante deberá ser una senoidal de amplitud ± 2.5 Hz. La frecuencia de la señal modulante se deberá evaluar para diferentes valores discretos dentro del rango de frecuencias correspondiente al ancho de banda del sistema. Con esta simulación se busca que el alumno pueda verificar como el PLL recupera la señal modulante y que pueda verificar el ancho de banda del sistema. Se pretende que se confeccione un diagrama de Bode con la relación entre la señal modulante de referencia y la obtenida a la salida del PLL.

La finalización de la etapa 1 deberá estar acompañada de la confección de un informe preliminar con la descripción detallada de las ecuaciones de diseño, gráficas pertinentes y archivos de simulaciones. Para esta instancia se prevé además una defensa del informe en forma oral, en la cual todos los integrantes del grupo serán evaluados.

Etapa 2: Ensayo experimental

En esta segunda etapa se realizará el montaje del circuito diseñado y simulado en la parte 1 en un prototipo experimental. Los ensayos que se deberán realizar son los mismos que los evaluados por simulación. Se prevé que el alumno contraste los resultados experimentales con los resultados de simulación y que identifique los posibles factores de discrepancias.

Se entregará un informe final con los resultados de los ensayos, las comparaciones y correspondientes conclusiones. Los integrantes de la cátedra evaluarán la participación de los integrantes del grupo en la realización de la etapa experimental.

Instrumental y elementos disponibles para la práctica del proyecto 1.

La cátedra proveerá del instrumental necesario (osciloscopio, multímetro, generador de funciones, fuente de alimentación, etc.) disponibles en el pañol. Los componentes para el montaje de las distintas etapas del sistema de enganche de fase deberán ser provistos por los alumnos. El prototipo experimental puede armarse sobre una plataforma protoboard, o en una placa de circuito impreso. Esta elección es libre para cada grupo, y en cada caso deberán tener en cuenta los pros y contras que conllevan.

Proyecto 2: Diseño y desarrollo de un lazo de enganche de fase (PLL) digital.

El siguiente proyecto involucra el diseño y construcción de un sistema digital de enganche de fase (DPLL). En la figura 2 se muestra un diagrama esquemático del PLL propuesto, representado por su modelo continuo.

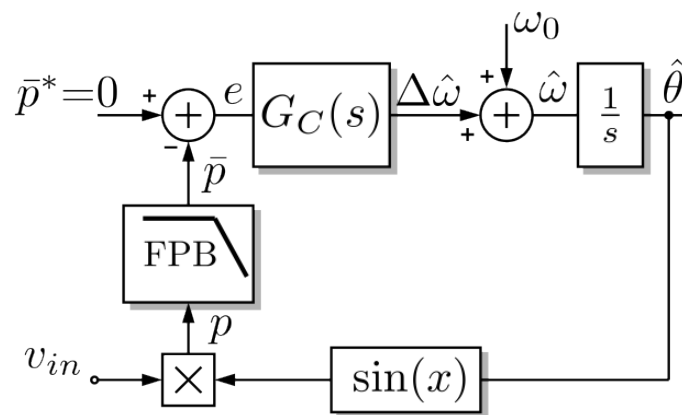


Figura 2: Diagrama esquemático del PLL a implementar en forma digital.

Una característica de este sistema de enganche de fase es que el detector de fase se implementa a partir de un bloque multiplicador. Dicho bloque realiza el producto entre la señal de entrada, v_{in} , (con la que se desea sincronizar) y un tono generado a partir de la fase estimada $\hat{\theta}$. La señal de salida del multiplicador, p , es filtrada de modo de obtener una señal representativa del error de fase. El bloque compensador debe ser diseñado de forma tal de asegurar la estabilidad del lazo de control y de obtener las características deseadas respecto del seguimiento de la fase de entrada. La señal de entrada ω_0 constituye un término feedforward que define en torno a que frecuencia opera la salida del controlador.

Al igual que en el proyecto 1, se prevé que la señal de entrada sea un tono senoidal con una frecuencia que puede variar en un rango de 47.5Hz y 52.5Hz. Además, se pretende plantear diferentes tipos de variaciones como saltos de frecuencia en escalón, discontinuidades de fase y modulación en frecuencia.

A los efectos de organizar la realización de este proyecto, se plantean las siguientes etapas, las cuales se detallan a continuación.

Etapa 1: Diseño

a) Modelado del sistema y diseño del lazo de control

En esta etapa se busca que el alumno desarrolle un modelo analítico del sistema, indicando claramente las funciones de las distintas etapas y las consideraciones que deben ser tenidas en cuenta para la obtención de un modelo lineal de pequeña señal. Resulta particularmente interesante que el alumno describa como a partir de la multiplicación de dos señales, el sistema es capaz de obtener una señal representativa del error de fase.

Debido a que se pretende realizar una implementación digital del sistema, todos los aspectos evaluados deberán ser realizados en el plano discreto, siendo la frecuencia de muestreo uno de los parámetros a ser definido por el alumno. Además, el alumno deberá definir el tipo de controlador a emplear, el cual debe satisfacer los requerimientos especificados para el lazo de control. El estudio analítico del sistema deberá contener la siguiente información: representación en diagrama bloques, ecuaciones de ajuste de los diferentes parámetros y diagrama de Bode. Es necesario que en la información suministrada queden perfectamente definidas las características alcanzadas con la compensación propuesta (ancho de banda, margen de fase, etc). Las especificaciones requeridas para el diseño del lazo de control son: 1)-Error nulo a la rampa de fase; 2)-Máxima velocidad de respuesta; 3)-Margen de fase adecuado; 4)-Frecuencia central 50Hz.

b) Simulaciones

Al igual que con el proyecto 1, se busca que el alumno sea capaz de validar mediante simulaciones las consideraciones de diseño tenidas en cuenta en la etapa a). Se recomienda efectuar las simulaciones con el software Matlab/Simulink.

Las simulaciones realizadas deberán evaluar los siguientes aspectos:

- a) Respuesta del sistema ante una señal de entrada de frecuencia fija. Seguimiento de la fase de referencia.
- b) Respuesta del sistema ante cambios en escalón en la frecuencia de entrada. Evaluar respuesta transitoria.
- c) Respuesta del sistema ante un salto de fase del tipo escalón en la referencia. Evaluar respuesta transitoria.
- d) Respuesta del sistema en presencia de una señal de entrada modulada en frecuencia. La referencia deberá tener una frecuencia central de 50Hz y la señal modulante una amplitud de +/- 2.5Hz con una frecuencia que debe ser acorde al ancho de banda del sistema. Con esta simulación se busca que el alumno pueda verificar como el PLL recupera la señal modulante y que pueda determinar el ancho de banda del sistema.

Para la finalización de la etapa 1 se deberá confeccionar un informe preliminar. Además, los alumnos deberán proveer los distintos archivos empleados para la simulación. Para esta instancia se prevé una defensa de los resultados de las simulaciones en el laboratorio de computadoras. En dicha presentación será evaluada la participación de todos los integrantes del grupo.

Etapa 2: Ensayo experimental

En esta etapa se prevé que el alumno implemente el sistema de enganche de fase en una plataforma digital que será provista por la cátedra. Los ensayos que se deberán realizar son los mismos que los evaluados por simulación. De modo de poder evaluar la implementación digital del sistema los alumnos deberán proporcionar información del sistema de control mediante diagrama de flujos o esquemas que sean representativos de las rutinas desarrolladas en el microcontrolador.

Se entregará un informe final con los resultados de los ensayos, las comparaciones y correspondientes conclusiones. Los integrantes de la cátedra evaluarán la participación de los integrantes del grupo en la realización de la etapa experimental.

Instrumental y elementos disponibles para la práctica del proyecto 2.

La cátedra proveerá del instrumental necesario (osciloscopio, multímetro, generador de funciones, etc) disponibles en el pañol. Además, cada grupo será provisto de una plataforma digital para la implementación del sistema. Dicha plataforma se conforma por una placa de desarrollo LaunchPad XL F28027, la cual contiene un procesador digital tipo DSP y por una etapa de acondicionamiento de señales. Junto con la plataforma digital se proporcionará a cada grupo la documentación necesaria para identificar los distintos puertos de entrada y salida.